

ARQUITECTURA E CIRCUITOS DE PROCESSAMENTO DE SINAL PARA UM MODEM PSK DE 1200 B.P.S.

M.S. Piedade, J.B. Gerald, M.M. Silva, R.P. Martins

CEAUTL e DEEC do Instituto Superior Técnico

M.S. Costa, R.N. Louro

Standard Eléctrica, S.A.R.L.

ABSTRACT

We describe the approach used in the realization of a full-duplex 1200 b.p.s. Modem satisfying CCITT recommendation V.22. The processing of analog signals makes use of special purpose integrated circuits (channel filters and modulator/demodulator), and the control and digital processing are performed by a microcontroller. The development of the Modem was carried out within the framework of a contract of cooperation between the University and Industry.

SUMÁRIO

Descreve-se a solução adoptada para a realização de um Modem de 1200 b.p.s. "full-duplex" de acordo com a recomendação V.22 do CCITT. O processamento de sinais analógicos utiliza circuitos integrados dedicados (filtros de canal e modulador/desmodulador) e o controle e processamento digital são efectuados por meio de um microcontrolador. O Modem foi desenvolvido no âmbito de um contrato de cooperação entre a Universidade e a Indústria.

1. INTRODUÇÃO

O Modem descrito nesta Comunicação foi desenvolvido pelo grupo de filtros microelectrónicos e processadores de sinal do CEAUTL (Centro de Electrónica Aplicada da Universidade Técnica de Lisboa) no âmbito de contratos de investigação e desenvolvimento entre o CEAUTL e a JNICT (Junta Nacional de Investigação Científica e Tecnológica) e entre o DEEC/IST (Departamento de Engenharia Electrotécnica e Computadores do Instituto Superior Técnico) e a empresa Standard Eléctrica, S.A.R.L.

Nesta comunicação apresenta-se a arquitectura geral do Modem e descrevem-se os circuitos que efectuam o processamento de sinal analógico. Noutra comunicação a este Simpósio [1] descreve-se o sistema de controle do Modem, que estabelece as configurações de teste do Modem, realiza os protocolos de ligação e faz o processamento de bit equivalente a uma USART.

O Modem destina-se à transmissão "full-duplex" a 2 fios à velocidade de 1200 b.p.s. [2] e utiliza a modulação de fase quaternária diferencial, DQPSK [3] ("Differential Quaternary Phase Shift Keying"). O Modem satisfaz várias especificações do CCITT: recomendações V.22 A e B, V.24, V.25, V.28, V.52 e V.54. As suas principais características são indicadas a seguir:

- Funcionamento com linha comutada ou alugada.
- Dados síncronos ou assíncronos.

- Compensação automática de sobrevelocidade.
- Resposta manual ou automática.
- Igualização de compromisso.
- Autoteste.
- Lacete digital local ("loop 2").
- Lacete digital remoto ("remote loop 2").
- Lacete local analógico ("loop 3").

2. ARQUITECTURA DO MODEM

Das várias soluções possíveis para a realização do processamento de sinal no Modem, duas se apresentam, actualmente, como as mais interessantes. Uma delas consiste na utilização de um processador digital de sinal em circuito integrado monolítico (μP de sinal) [4], com capacidade suficiente para realizar todo o processamento necessário. A outra consiste na utilização de circuitos integrados dedicados para a realização do modulador/desmodulador e dos filtros de canal. Existem outras soluções, como a utilização de circuitos analógicos para o modulador, desmodulador e filtros, ou a utilização de mais de um μP de sinal de baixa capacidade (processador 2920 [5], que contém conversores A/D e D/A); estas soluções, todavia, são de rejeitar liminarmente, em face do elevado número de componentes discretos e circuitos integrados, no caso da primeira, e do elevado custo dos vários μP s de sinal, no caso da segunda. Uma análise comparativa das duas soluções mais favoráveis leva às conclusões indicadas a seguir.

A solução que consiste no recurso a um único μP de sinal, como, por exemplo, o processador TEXAS TMS 32010, ou o processador NEC 7720, obriga à utilização de conversores A/D e D/A, cujo custo se vai adicionar ao do processador. Isto faz com que esta solução seja, das duas, aquela que conduz a custos totais mais elevados, apesar de os custos de fabricação serem, possivelmente, menores. Tem, no entanto, a vantagem de permitir uma maior flexibilidade nas características do Modem que podem ser modificadas por simples alteração de programa. A outra solução consiste na utilização de circuitos integrados dedicados que permitem realizar separadamente o modulador/desmodulador (circuitos Exar XR 2133 ou Micronas MP 7223, com características idênticas) e os filtros de canal (circuitos AMI S3522, Exar XR 2120, ou Reticon R5632, cujas características apresentam algumas diferenças). Além de um menor custo,

(*) Embora tenham já sido anunciados circuitos integrados que realizam a filtragem, a modulação/desmodulação e parte do protocolo (Texas TMS 99542, Thomson EFG 7515, Fairchild LA 212A, AMI S36213), estes circuitos só recentemente ficaram disponíveis e não permitiram a inclusão no Modem de algumas das características pretendidas.

esta solução permite menor consumo devido à utilização de circuitos CMOS. No que se refere ao número de componentes, bem como aos ensaios de fabricação e manutenção, não há diferenças aparentes entre esta solução e a anterior.

Em face da comparação efectuada foi decidido adoptar a segunda solução, na altura em que o projecto teve início. Actualmente verifica-se que houve uma redução considerável do preço dos chips de sinal, o que faz com que não seja inteiramente claro qual seria a melhor solução para um projecto a iniciar neste momento.

Neste Modem, a realização dos filtros de canal e do modulador/desmodulador por meio de circuitos integrados dedicados permite uma economia considerável de componentes, pois qualquer destes blocos daria origem a um circuito bastante complexo, se realizado com componentes discretos. Apesar disto, são necessários diversos circuitos auxiliares, referidos na secção seguinte. Destes circuitos, merece uma referência especial o circuito de recuperação do relógio de sincronismo, para o qual foram ensaiadas diferentes versões até se chegar à solução finalmente adoptada.

No que se refere ao sistema de controle do Modem, foi decidido utilizar um microcontrolador 8031 [6], que permite processamento a nível de bit. Isto facilita muito a realização, por programação, da USART que efectua a conversão assíncrono-síncrono e síncrono-assíncrono. Este processador, além disto, tem as vantagens de ser rápido e de apresentar um elevado número de registos internos e de portos destinados à comunicação com o exterior.

A utilização de um microcontrolador moderno bem como o recurso a circuitos integrados dedicados permitiu uma realização do Modem mais compacta que as existentes nas versões comercializadas até agora: todo o Modem ocupa uma única placa de circuito impresso com dimensões correspondentes a um duplo "Eurocard". Cre-se que a solução adoptada é a mais económica de acordo com a tecnologia actual.

3. DIAGRAMA DE BLOCOS

O diagrama de blocos da parte do Modem que efectua o processamento de sinal está representado na Fig. 1. Apresenta-se a seguir uma descrição sumária dos diferentes blocos representados na figura.

Interface de linha

O Modem é ligado à linha telefónica através do circuito de interface de linha [7] que inclui um comutador, comandado pelo sinal de controle OFF HOOK, que permite transferir a ligação à linha do Modem para o telefone. Ao comutador Modem/Telefone segue-se um transformador, que efectua o isolamento galvânico dos circuitos do Modem em relação à linha. Ao transformador estão ligados dispositivos de protecção contra sobretensões na linha, os quais são constituídos por uma ampola de gás, do lado do primário, e por díodos de Zener, do lado do secundário.

A seguir ao transformador encontra-se o circuito híbrido que, conjuntamente com os filtros de canal, efectua a separação entre os sinais de emissão e recepção. Trata-se de um híbrido activo, baseado num amplificador de diferença. É neste circuito que se faz a ligação do emissor ao receptor na situação de teste "loop 3", por meio de circuitos de comutação comandados pelo sinal de controle LOOP 3. É ainda no circuito híbrido que se pode estabelecer a situação de silêncio na linha, por acção do sinal de controle STL.

Antes de chegar ao híbrido, o sinal de emissão passa por um amplificador de ajuste de nível, cujo ganho é comandado por cavaletes ("straps"), no caso do sinal modulado, e pelo sinal de controle TLV, no caso do tom de resposta de 2100Hz. Ao sinal modulado é possível adicionar os tons de guarda (1800Hz e, eventual-

mente, 550Hz) de acordo com o sinal de controle GDT.

A linha telefónica está ligado um circuito indicador de chamada que origina um sinal de controle RI quando há sinal de chamada na linha. Este circuito é constituído por um rectificador, um acoplador óptico e um comparador.

Filtros de Canal

O sinal recebido, RXIN, e o sinal a emitir, TXIN, são submetidos a uma filtragem passa-banda nos filtros de canal, passando a designar-se os sinais depois de filtrados RXOUT e TXOUT. Os filtros de canal são realizados por meio do circuito integrado AMI S3522. Trata-se de um circuito CMOS com condensadores comutados que, além da filtragem correspondente aos canais inferior (800 a 1600Hz) e superior (2000 a 2800Hz), realiza igualização de amplitude e de fase de modo a compensar as características típicas das linhas, e efectua ainda a comutação de canais, por acção do sinal de comando MODE. Este circuito recebe um sinal de relógio de 2304KHz e produz outro de 104.7KHz.

Dado que os filtros com condensadores comutados fazem a amostragem dos sinais [8], têm de ser precedidos por filtros de limitação de espectro ("anti-aliasing") e de reconstituição de sinal ("anti-imaging"), os quais são, neste caso, simples filtros de 1ª ordem.

Detector de sinal na linha e C.A.G.

O sinal recebido RXOUT, após o filtro de canal, é aplicado ao circuito de detecção de sinal na linha e ao circuito de comando automático de ganho (C.A.G.).

O detector de sinal na linha destina-se a produzir um sinal de comando LSD, que indica que o sinal recebido tem um nível adequado para ser processado correctamente. Este circuito é constituído por um amplificador (cujo ganho pode ser aumentado de 10dB, por acção do sinal de controle LEAS, na situação de linha alugada), por um rectificador e por um comparador com histerese.

O circuito de C.A.G. baseia-se num amplificador de ganho comandado que é realizado por um amplificador OTA ("Operational Transconductance Amplifier"), cuja transcondutância se faz depender do nível de sinal. A corrente à saída deste amplificador é aplicada a um rectificador de onda completa cuja tensão de saída, além de ser empregue no comando do amplificador precedente, é utilizada para a recuperação do sincronismo. A saída do amplificador comandado, depois de passar por um comparador, segue para o desmodulador.

Recuperação do Sincronismo

O sistema de modulação utilizado pelo Modem impõe uma transmissão de dados síncrona. Para se efectuar a desmodulação é, pois, necessário dispor do relógio de sincronismo de dados, que terá que ser recuperado a partir do sinal modulado recebido.

A recuperação do relógio de sincronismo é feita por filtragem do sinal recebido depois de rectificado no circuito de C.A.G. É utilizado um filtro passa-banda de 4ª ordem, com uma frequência central de 600Hz realizado por meio de um circuito integrado MF-10, o qual contém duas secções biquadráticas ligadas em cascata. As secções biquadráticas utilizam malhas de dois integradores e são realizadas por circuitos com condensadores comutados, cujo sinal de relógio (104.7 kHz) é obtido no circuito integrado dos filtros de canal. O filtro passa-banda tem à entrada e à saída circuitos RC de 1ª ordem para limitação de espectro e para reconstituição de sinal. Ao filtro segue-se um comparador.

O sinal de sincronismo na saída do limitador apresenta uma elevada flutuação de fase ("jitter") devido

aos regimes transitórios produzidos no filtro anterior (e no canal de transmissão) pelas mudanças de fase do sinal. Trata-se de um problema de resolução notoriamente difícil, que, neste Modem só foi resolvido após o ensaio de diferentes soluções que se revelaram insatisfatórias. Estas incluíram a utilização de diferentes tipos de filtro, bem como o recurso a uma malha de captura de fase [9] (PLL - "Phase Locked Loop") analógica. A solução finalmente encontrada consiste na utilização de uma malha de captura de fase não convencional, em que o detector de fase é de tipo analógico, realizado por meio de uma porta ou-exclusivo, e em que o filtro e o oscilador comandado (VCO - "Voltage Controlled Oscillator") são realizados digitalmente, utilizando o microcontrolador do Modem. A utilização de malhas de captura de fase inteiramente analógicas revelou-se inviável devido à elevada complexidade dos circuitos que seriam necessários para se obter uma largura de banda muito estreita (para uma eficaz redução do "jitter") conjuntamente com um tempo de aquisição do sincronismo suficientemente baixo.

Modulador e Desmodulador e Sintetizador de Relógios

A modulação e desmodulação são efectuadas pelo circuito integrado EXAR XR-2123, que também produz o tom de resposta de 2100Hz.

O modulador recebe o sinal modulante TDA e produz o sinal modulado a transmitir TXIN. O desmodulador recebe o sinal modulado RXS obtido à saída do circuito de C.A.G., bem como o sinal de sincronismo recuperado SYN e produz o sinal desmodulado RXD. O circuito modulador/desmodulador tem ainda diversas ligações ao

sistema de controle.

O modulador/desmodulador recebe relógios de 4608KHz e 307.2KHz. Estes relógios, bem como o relógio de 2304KHz fornecido ao circuito dos filtros de canal, são gerados por um sintetizador de relógios, constituído por uma malha de captura de fase e divisores de frequência, que efectua a sincronização dos relógios produzidos com o relógio seleccionado para emissão. Este pode ser escolhido de entre três alternativas: relógio de sincronismo recuperado, relógio fornecido pelo terminal a que está ligado o Modem (DTE) e relógio derivado do oscilador a cristal do microcontrolador.

4. RESULTADOS EXPERIMENTAIS

Apresentam-se seguidamente resultados dos ensaios do Modem que ilustram o funcionamento de alguns dos circuitos que acabam de descrever-se.

A Fig. 2 mostra um sinal modulante (Fig. 2.a) à entrada do modulador, o correspondente sinal modulado à saída deste (Fig. 2.b) e os sinais de sincronismo recuperado (Fig. 2.c) e desmodulado (Fig. 2.d) obtidos a partir do sinal modulado por acção, respectivamente, do circuito de recuperação do sincronismo e do desmodulador.

Na Fig. 3, mostra-se o sinal modulado à entrada (Fig. 3.a) e à saída (Fig. 3.b) do filtro de canal superior.

Na Fig. 4 mostra-se novamente o sinal modulado à saída do modulador (Fig. 4.a) e o sinal modulado à saída do circuito de C.A.G. depois de rectificado (Fig. 4.b).

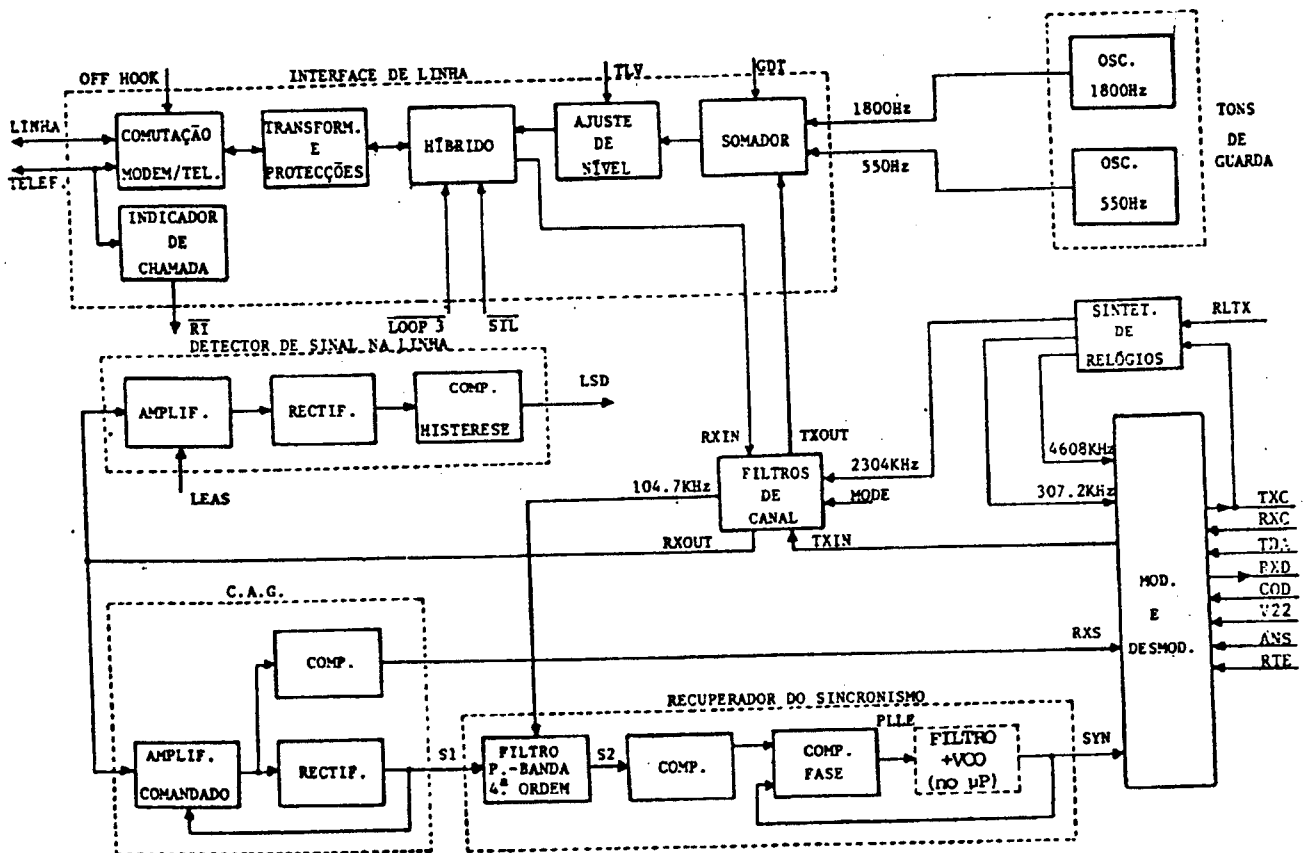


Fig.1: Diagrama de blocos do sistema de processamento do sinal.

Mostra-se, ainda, o sinal à saída do filtro de recuperação do sincronismo (Fig. 4.c), com "jitter", e o sinal de sincronismo com o "jitter" eliminado (Fig. 4.d), à saída da malha de captura de fase.

AGRADECIMENTOS

Este trabalho foi parcialmente financiado pela JNICT ao abrigo do contrato de investigação nº 432.82.66.

Agradece-se a colaboração prestada na realização deste trabalho pelos Engenheiros Orlando Lopes da Bernarda, José Correia da Mata e Nuno de Almeida Carvalho.

REFERÊNCIAS

- [1] M.S. Piedade et al., "Sistema de Controle para um Modem PSK de 1200 b.p.s.", *29 SImpósio de Electrónica das Telecomunicações (Lisboa)*, Maio de 1986.
- [2] CCITT, "1200 Bits per Second Duplex Modem Standardized for Use on the General Switched Telephone Network and on Leased Circuits", Yellow Book, Fasc. VIII.1, Rec. V.22, pp. 76-90, Geneve, 1980.
- [3] W.D. Gregg, *Analog and Digital Communications*, Wiley, 1977.
- [4] M.S. Piedade, J.A. Martins, "Monolithic Signal Processors: A Comparative Study", *8th European Conference on Electrotechnics (EUROCON'84)*, pp. 379-383, October 1984.
- [5] J.B. Gerald, J.M. Martins, M.S. Piedade, "FSK and PSK Modulators and Demodulators Using a Digital Signal Processor", *8th European Conference on Electrotechnics (EUROCON'84)*, pp. 171-175, October 1984.
- [6] INTEL CO., *Microcontrollers Handbook*, 1986.
- [7] CTT/TLP, "Requisitos Técnicos para Telefones ligados à Rede Telefónica Nacional". Trabalho nº 82106.
- [8] M.S. Ghausi, K.R. Laker, *Modern Filter Design: Active RC and Switched Capacitor*, Prentice-Hall, 1981.
- [9] F.M. Gardner, *Phaselock Techniques*, Wiley, 1979.

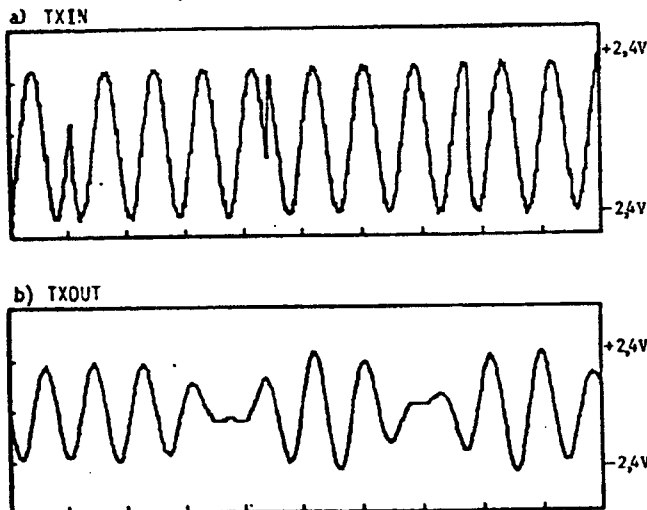


Fig.3: Filtro de canal.

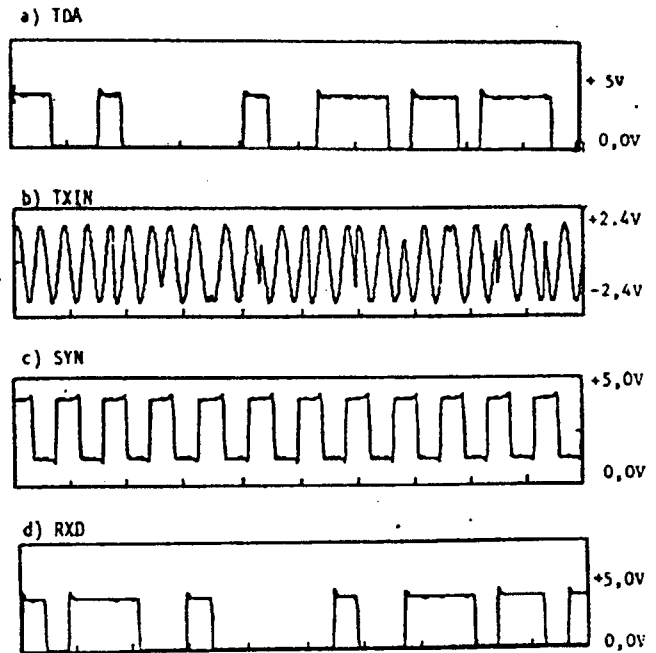


Fig.2: Modulador/desmodulador na situação de "loop 3".

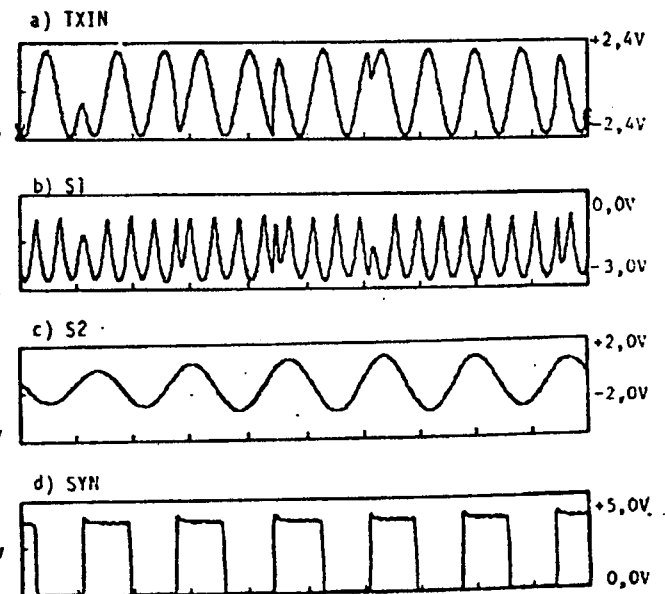


Fig.4: Recuperação do sincronismo (situação de "loop 3").